

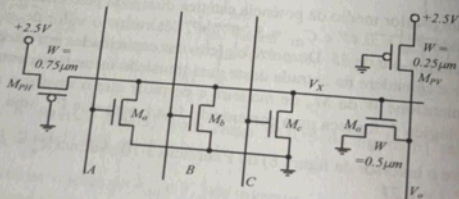
- b) O valor de cada uma das componentes da potência dinâmica, P_{on} e P_{off} , para uma sinal de entrada de 100MHz e tempos de transição de 1ns .

3.14 No inversor da figura c) do Exercício 3.10, $(W/L)_1 = (W/L)_2 = 4$, $k'_n = 4k'_p = 120\mu\text{A/V}^2$ e $V_{Tn} = |V_{Tp}| = 0.5\text{V}$:

- a) Determine o valor de V_I que coloca M_1 no limiar entre as regiões linear e de saturação.
 b) Suponha que o valor de V_{OL} deste inversor é 0.3V e admita para ambos os transistores os seguintes valores de capacidades parasitas: $C_{gs} = C_{gd} = 0.67\text{fF}$, $C_{ab} = C_{cb} = 1.43\text{fF}$ e $C_{gsb} = 0.51\text{fF}$. Considerando transições instantâneas na entrada entre 0 e V_{DD} , calcule os tempos de propagação intrínsecos (isto é, em vazio) do inversor.

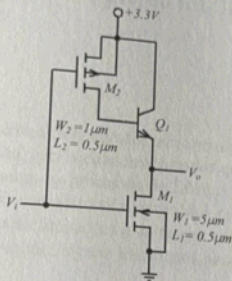
3.15 A figura que se segue representa uma porção do circuito de uma PLA (*Programmable Logic Array*) de 3 entradas. Considere todos os transistores com $L = 0.25\mu\text{m}$ e os valores de W indicados. Assuma $k'_n = 3k'_p = 90\mu\text{A/V}^2$ e $V_{Tn} = |V_{Tp}| = 0.5\text{V}$:

- a) Calcule o valor mínimo de W dos transistores M_a , M_b e M_c que garante um valor de V_{OL} em V_X sempre inferior ao valor de V_{IL} do inversor M_{PV}/M_{PO} .
 b) Admita que o valor de V_{OL} na saída V_o é 0.2V . Considerando que o processo de fabrico pode introduzir variações de $\pm 5\%$ nas dimensões W , L e t_{ox} dos transistores, calcule o valor máximo da potência estática dissipada no inversor M_{PV}/M_{PO} .



3.16 Considere o inversor BiCMOS da figura seguinte, em que Q_1 apresenta $\beta_F = 30$ e $V_{BE(on)} = 0.7\text{V}$. Para os transistores MOS, admita $k'_n = 2.5k'_p = 50\mu\text{A/V}^2$ e $V_{Tn} = |V_{Tp}| = 0.5\text{V}$:

- a) Calcule o valor de V_M .
 b) Se a saída deste circuito for ligada à entrada de um inversor igual, este último irá consumir potência estática. Calcule o valor dessa potência.



CAPÍTULO 3

3.1 - Neste inversor $V_{OH} = V_{DD} = 3V$ Para garantir que M_1 esteja na região linear com $V_i = 3V$, então

$$V_{G0} \geq V_T \Leftrightarrow V_{OS} \leq V_i - V_T = 2.4V$$

$$V_{OS} = 3 - R I_{OS} \leq 2.4V$$

Como na situação limite M_1 vai estar na fronteira entre as regiões linear e de saturação podemos usar $I_{OS} = I_{DSAT}$

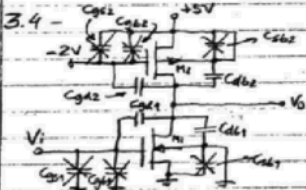
$$3 - R \left[\frac{1}{2} (2) 80 (3 - 0.6)^2 \right] \leq 2.4V$$

o que dá $R \geq 1.3K$

Resposta (a)

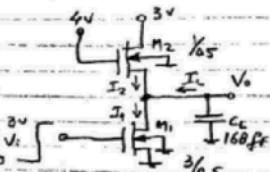
3.2 - Resposta (b)

3.3 - Resposta (c)



$$C = 2C_{gd1} + C_{db1} + C_{gd2} + C_{db2}$$

Resposta (d)

Com $V_O = V_{OH}$

$$I_2 = 0 \text{ porque } V_{DS} = 0$$

$$I_1 = I_{DS1}(sat) = \frac{1}{2} (120) \left(\frac{3}{0.5} \right) (3 - 0.7)^2 = 1.97mA$$

Com $V_O = V_{TL}$

$$I_2 = I_{DS2}(lin) = \frac{1}{2} (120) \left(\frac{3}{0.5} \right) [2(4 - 1.7 - 0.7) \times (3 - 1.7) - (3 - 1.7)^2] = 296\mu A$$

$$I_1 = I_{DS1}(lin) = \frac{1}{2} (120) \left(\frac{3}{0.5} \right) [2(3 - 0.7) \times 1.7 - 1.7^2] = 1775\mu A$$

$$I_L = \frac{1.9 + (1.775 - 0.296)}{2} = 1.69mA \quad t_{PHL} = C_L \frac{\Delta V}{I_L} = 129ps$$

3.5 - Resposta (b)

3.6 - Resposta (a)

3.7

a) Inversor NMOS de carga linear

$$V_{OH} = V_{DD} = 3V$$

Se considerarmos potências quando $V_O = V_{OL}$ Para determinar V_{OL} (supondo V_{OL} baixo e referir a $V_T = 0.7V$)

$$I_{SD1}(lin) = I_{SD2}(sat)$$

$$\frac{1}{2} (120) \left(\frac{3}{0.5} \right) [2(3 - 0.7) V_{OL} - V_{OL}^2] = \frac{1}{2} (120) \left(\frac{3}{0.5} \right) [2(4 - V_{OL} - 0.7)(3 - V_{OL}) - (3 - V_{OL})^2]$$

$$\text{e que dá } V_{OL}^2 - 5.1 V_{OL} + 2.7 = 0$$

$$\text{Resolvendo: } V_{OL} = 4.5V \text{ ou } V_{OL} = 0.6V$$

 V_{OL} é portanto menor que $V_T = 0.7V$

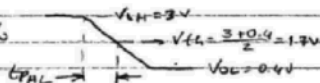
A corrente no circuito é

$$I_{OS1}(lin) = \frac{1}{2} (120) \left(\frac{3}{0.5} \right) [2(3 - 0.7) V_{OL} - V_{OL}^2] = 864\mu A$$

$$\text{pelo que } P(V_O = V_{OL}) = 3 \times 864 = 2.59mW$$

$$P_{STAT} = \frac{P(V_O = V_{OL}) + P(V_O = V_{OH})}{2}$$

$$= \frac{2.59 + 0}{2} = 1.3mW$$

b) V_O Com $V_O = V_{OH}$

$$I_2 = 0 \text{ porque } V_{DS} = 0$$

$$I_1 = I_{DS1}(sat) = \frac{1}{2} (120) \left(\frac{3}{0.5} \right) (3 - 0.7)^2 = 1.97mA$$

Com $V_O = V_{TL}$

$$I_2 = I_{DS2}(lin) = \frac{1}{2} (120) \left(\frac{3}{0.5} \right) [2(4 - 1.7 - 0.7) \times (3 - 1.7) - (3 - 1.7)^2] = 296\mu A$$

$$I_1 = I_{DS1}(lin) = \frac{1}{2} (120) \left(\frac{3}{0.5} \right) [2(3 - 0.7) \times 1.7 - 1.7^2] = 1775\mu A$$

$$I_L = \frac{1.9 + (1.775 - 0.296)}{2} = 1.69mA \quad t_{PHL} = C_L \frac{\Delta V}{I_L} = 129ps$$

CAPÍTULO 3

3.8-a) Inversor NMOS de carga PMOS saturada.

Supondo $V_i = V_{OL} < V_{TH}$, M_1 está off e $V_O = V_{OH} = V_{DD} - |V_{TP}| = 3V$

Com $V_i = V_{OH} = 3V$, V_{OL} determina

em $I_{D1} = I_{D2}$ (lin) = I_{D2} (sat)

$$\frac{1}{2}(1.7 \times 10^{-5}) 80 [2(3-1)V_{OL} - V_{OL}^2] =$$

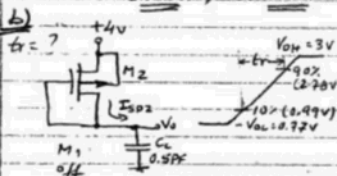
$$= \frac{1}{2}(1.7 \times 10^{-5})(\frac{80}{0.5})(4 - V_{OL} - 1)^2$$

de onde se obtém

$$V_{OL}^2 - \frac{14}{3}V_{OL} + 3 = 0 \rightarrow V_{OL} = 0.77V$$

efetivamente menor que V_{TH} .

Portanto $V_{OH} = 3V$; $V_{OL} = 0.77V$



$$I_{D2} = \frac{1}{2}(\frac{1.5}{0.5})(\frac{80}{2})(4 - V_O - 1)^2 = 60(3 - V_O)^2 \text{ } [\mu A]$$

$$V_{10\%} = 0.1(3 - 0.77) + 0.77 = 0.99V$$

$$V_{90\%} = 0.9(3 - 0.77) + 0.77 = 2.78V$$

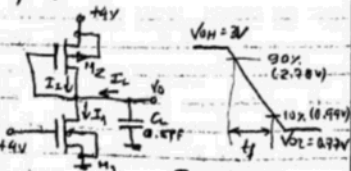
$$\overline{I_{D2}} = \frac{I_{D2}(0.99) + I_{D2}(2.78)}{2}$$

$$= 122.45 \mu A$$

$$t_r = C_L \frac{\Delta V}{\overline{I_{D2}}} = 0.5pF \frac{2.78 - 0.99}{122.45}$$

$$t_r = 7.31ns$$

$$t_f = ?$$



$$I_L = I_1 - I_2$$

M_2 sempre saturada

$$I_2 = 60(3 - V_O)^2 \text{ } [\mu A]$$

M_1 sempre linear

$$I_1 = \frac{1}{2}(\frac{1.5}{0.5})(80)[2(4-1)V_O - V_O^2]$$

$$= 120(6V_O - V_O^2) \text{ } [\mu A]$$

Para $V_O = V_{90\%} = 2.78V$

$$I_1(2.78) = 1074 \mu A; I_2(2.78) = 29 \mu A$$

Para $V_O = V_{10\%} = 0.99V$

$$I_1(0.99) = 595.2 \mu A; I_2(0.99) = 242 \mu A$$

Portanto

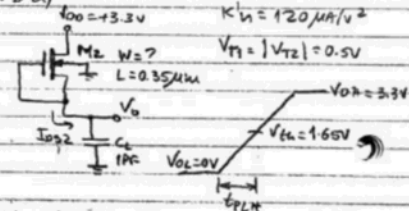
$$\overline{I_L} = \frac{1074 + (595.2 - 242)}{2}$$

$$= 713.7 \mu A$$

$$t_f = C_L \frac{\Delta V}{\overline{I_L}} = 0.5pF \frac{2.78 - 0.99}{713.7} = 1.25ns$$

Portanto $t_r = 7.31ns$; $t_f = 1.25ns$

3.9 a)



$$V_O = V_{OL} = 0V; V_{90\%} = 0 - 3.3 = -3.3V < V_{i2}$$

$$V_O = V_{10\%} = 1.65V; V_{90\%} = 1.65 - 3.3 = -1.65 < V_{i2}$$

Portanto M_2 sat. em toda a excursão

$$I_{D2} = \frac{1}{2} K'_n \frac{W_2}{L_2} (V_{GS} - V_T)^2 = \frac{1}{2} 120 \frac{W_2}{L_2} (0.5)^2 = 15 \frac{W_2}{L_2} \text{ } [\mu A]$$

$$t_{PLA} = C_L \frac{\Delta V}{I_{D2}} = 1pF \frac{1.65}{15 \frac{W_2}{L_2}} < 0.01 \mu s$$

de onde se tira

$$W_2 > 3.85 \mu m$$

CAPÍTULO 3

3.9-4) $P_{STAT} < 17mW$ e $V_{OL} < 20mV$

$$P_{STAT} = \frac{P_{STATK}}{2} = \frac{I_{D2}(sat) \cdot V_{DD}}{2}$$

$$= \frac{1/2 K_n \left(\frac{W_2}{L_2}\right) (V_{T2})^2 V_{DD}}{2} < 17mW$$

de onde resulta $W_2 < 14.1 \mu m$

Usando a equação 3.3

$$V_{OL} = \frac{V_{T2}^2}{2(V_{DD} - V_{T1}) K_R} < 20mV$$

ou seja

$$K_R > \frac{(-0.5)^2}{2(5.3 - 0.5)(0.02)} = 2.23$$

$$\text{com } K_R = \frac{K_1}{K_2} = \frac{W_1}{W_2}$$

Teremos que ter portanto

$$W_1 > 2.23 W_2$$

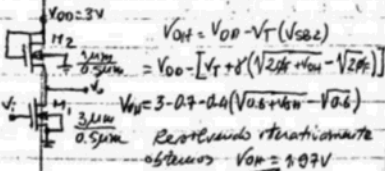
Se tomarmos, por exemplo,

$$W_2 = 5 \mu m \text{ então } W_1 > 11.2 \mu m$$

$$\text{Podemos, por exemplo, } W_1 = 12 \mu m$$

$$3.10 - K_n' = 120 \mu A/V^2; V_T = 0.2V;$$

$$\delta = 0.44V, \phi_F = 0.3V.$$



$$V_{OL} = V_O/V_i = V_{OH} = 1.92V$$

Igualando correntes $M_1(n) = M_2(p)$

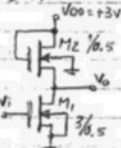
$$1/2 K_n' \left(\frac{3}{0.5}\right) [2(3 - 0.7)V_{OL} - V_{OL}^2] =$$

$$1/2 K_p' \left(\frac{12}{0.5}\right) (3 - V_{OL} - 0.7)^2$$

Resolvendo... $V_{OL} = 0.43V$

Nota: Dado que V_{OL} é pequeno, aqui podemos desprezar o efeito de corpo em M_2 .

3.11-



a) $P_{STAT} = ?$

$$V_{IH} = 0 \Rightarrow P_D = 0W$$

$$V_{IN} = 1 \Rightarrow P_D = P_{max}$$

$$= V_{IN} \times I_{D,max}$$

Seja $I_{D,max}$ a corrente

quando $V_i = V_{OH} = V_{DD} - V_T = 2.3V$

Com $V_i = V_{OH} = 2.3V$, M_1 lin e M_2 sat (veremos!)

$$I_{D1}(lin) = I_{D2}(sat)$$

$$1/2(120)\left(\frac{3}{0.5}\right) [2(2.3 - 0.7)V_{OL} - V_{OL}^2] =$$

$$= 1/2(120)\left(\frac{1}{0.5}\right) (3 - V_{OL} - 0.7)^2$$

$$\dots \text{que dá } V_{OL} = 0.43V$$

$$I_{D,max} = \frac{1}{2}(120)\left(\frac{1}{0.5}\right) (3 - 0.43 - 0.7)^2 = 420 \mu A$$

$$P_{max} = 3 \times 420 = 1.26mW$$

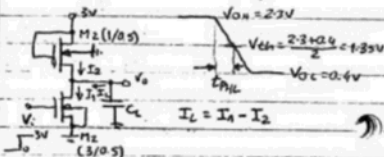
$$P_{STAT} = P_{max}/2 = 0.63mW$$

b) $t_{PHL} = ?$

$$c/ \text{ fan-out} = 35$$

$$C_g = C_{ox} W_1 L_1 = 3.2 \times 3 \times 0.5 = 4.8 fF$$

$$C_L = 35 C_g = 35 \times 4.8 = 168 fF$$



$$V_O = V_{OH} = 2.3V$$

$$I_2 = 0 \text{ dado que } V_{GS2} = V_T$$

Como $V_{GS1} = V_T \Rightarrow M_1$ no limiar sat/lin.

$$I_1 = 1/2(120)\left(\frac{3}{0.5}\right) (3 - 0.7)^2 = 1.9 \mu A$$

$$V_O = V_{OH} = 1.35V$$

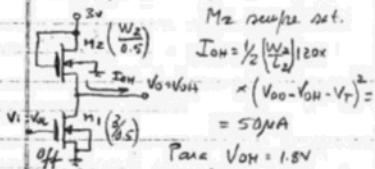
$$M_{sat} I_2 = 1/2(120)\left(\frac{1}{0.5}\right) (3 - 1.35 - 0.7)^2 = 1.08 \mu A$$

$$M_{lin} I_1 = 1/2(120)\left(\frac{3}{0.5}\right) [2(3 - 0.7)1.35 - 1.35^2] = 1.58 \mu A$$

$$I_L = \frac{1.9 + (1.58 - 1.08)}{2} = 1.69 \mu A$$

$$t_{PHL} = C_L \frac{\Delta V}{I_L} = 168 \frac{2.3 - 1.35}{1.69} = 94.4 pS$$

CAPÍTULO 3

3.11 - c) $V_T = 0.7V$; $K_H = 120 \mu A/V^2$ M_2 sempre sat.

$$I_{OH} = \frac{1}{2} \left(\frac{W_2}{L_2} \right) 120 \mu A$$

$$\times (V_{DD} - V_{OH} - V_T)^2 =$$

$$= 50 \mu A$$

Para $V_{OH} = 1.8V$

$$\text{obtemos } \frac{W_2}{L_2} = 3.33$$

ou seja $W_2 = 3.33 \times 0.5 = 1.67 \mu m$

Então é um valor mínimo. (ou seja $W_2 \geq 1.67 \mu m$) porque se W_2 for muito menor a este valor, o valor de I_{OH} será menor que $50 \mu A$ para $V_{OH} = 1.8V$.

3.12 - a) $K_H = 3K_L = 120 \mu A/V^2$

$$V_{TH} = |V_{TL}| = 0.7V$$

$$NML = ?$$

$$NML = V_{IL} - V_{OL} = V_{IL}$$

Com $V_i = V_{IL}$ temos M_1 sat. e M_2 linear

$$I_{D1(sat)} = I_{D2(lin)}$$

$$\frac{1}{2} (120) \left(\frac{0.5}{0.15} \right) (V_i - 0.7)^2 =$$

$$= \frac{1}{2} \left(\frac{120}{0.15} \right) \left(\frac{0.5}{0.15} \right) [2(3 - V_i - 0.7)(3 - V_O) - (3 - V_O)^2]$$

o que dá

$$3V_i^2 + 2V_O^2 + 7.9V_i - 2.8V_O - 4V_iV_O - 8.93 = 0$$

derivando em ordem a V_i e fazendo $dV_O/dV_i = -1$ obtemos $V_O = 1.25V_i + 1.325$

Substituindo esta expressão em [1] e simplificando obtemos

$$V_i^2 + 5V_i - 7.4 = 0 \text{ cujas raízes}$$

$$\text{são } V_i = 1.195 \text{ e } V_i = -6.195$$

$$\text{Portanto } V_{IL} = 1.195 = 1.2V = NML$$

Nota-se que para $V_i = V_{IL}$ o valor de V_O é $V_O = 1.25 \times 1.2 + 1.325 = 2.83V$

$$\text{Assim: } V_{DD} - V_{O1} = 12 - 2.83 = -1.63V < V_{TH}$$

$\Rightarrow M_1$ saturada e $V_{O2} = 1.63 > |V_{TL}| \Rightarrow$

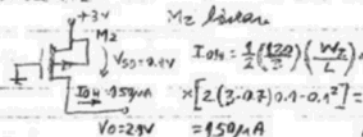
$\Rightarrow M_2$ linear, como assumido.

3.12 - b) Notemos que $I_{OH} = 120 \mu A$ e que o ΔV em relação a V_{OH} e V_{OL} é

também o mesmo (0.7V). Como a

transcondutância de M_1 é maior doque a de M_2 , basta fazer os cálculos

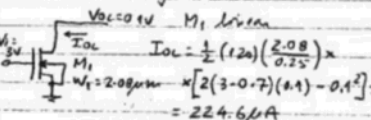
para o caso menos favorável que é

o de M_2 . M_2 linear

$$I_{OH} = \frac{1}{2} \left(\frac{120}{0.5} \right) \left(\frac{W_2}{L} \right) \times$$

$$\times [2(3 - 0.7)(0.1 - 0.1^2)] =$$

$$V_O = 2.9V = 950 \mu A$$

de onde resulta $\frac{W_2}{L} = \frac{50}{3}$; $W_2 = 4.16 \mu m$ Para manter o valor de K_H epequeno que $W_1 = \frac{W_2}{2} = 2.08 \mu m$ Nota-se que, como o ganho de M_1 ésuperior ao de M_2 é garantido que M_1 opere pelo menos os $150 \mu A$ com V_{OL} de 0.1V. Vejamos: M_1 linear

$$I_{OL} = \frac{1}{2} (120) \left(\frac{2.08}{0.15} \right) \times$$

$$\times [2(3 - 0.7)(0.1 - 0.1^2)] =$$

$$= 224.6 \mu A$$

Da qual obtemos uma corrente

 $\frac{3}{2} \times$ superior ($K_H = 3/2$) ao mínimoexigido de $150 \mu A$.3.14 - a) M_1 estava no limiar entre

a região linear e a de saturação para

 $V_{G0} = V_T = 0.5V$. Nesse ponto V_O deveria

ser suficientemente elevado a ponto de

colocar M_2 linear. Assim:

$$I_{D1(sat)} = I_{D2(lin)}$$

$$\frac{1}{2} \left(\frac{W_1}{L_1} \right) K_H (V_i - 0.5)^2 = \frac{1}{2} \left(\frac{W_2}{L_2} \right) K_H \times$$

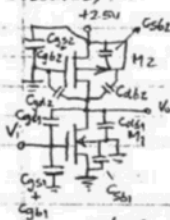
$$\times [2(V_{DD} - V_T)(V_{DD} - V_O) - (V_{DD} - V_O)^2]$$

Substituindo $V_{G0} = 0.5 \Rightarrow V_i - V_O = V_T$ obtemos $V_O = 0.97V$ que corresponde

$$\text{a } V_i = V_O + V_T = 0.97 + 0.5 = 1.47V$$

CAPÍTULO 3

3.14-b)



Como transistores tem
5 capacitâncias para
análise.

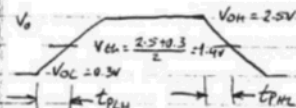
De M_1 só contam:
 C_{gd1} e C_{db1}

De M_2 só contam:
 C_{gd2} e C_{db2}

A capacitância cancela
trede no nó de saída, C_L é

$$C_L = 2C_{gd1} + C_{db1} + C_{gd2} + C_{db2}$$

$$= 2 \times 0.67 + 1.43 + 0.67 + 1.43 = 4.87 \text{ fF}$$



$t_{PLH} = ?$ M_1 off e M_2 on

$V_i = 0.3V \Rightarrow M_2$ sat

$$I_{SD2} = \frac{1}{2} \left(\frac{W}{L} \right)_2 K_p (V_{DD} - V_T)^2 = 240 \mu A$$

$V_o = 1.4V \Rightarrow M_1$ linear

$$I_{SD1} = \frac{1}{2} \left(\frac{W}{L} \right)_1 K_p [2(V_{DD} - V_T)(V_{DD} - 1.4) - (V_{DD} - 1.4)^2]$$

$$I_{SD1} = 191.4 \mu A$$

$$t_{PLH} = C_L \frac{\Delta V}{I_{SD}} = 4.87 \frac{1.4 - 0.3}{(240 + 191.4)/2} = 24.8 \text{ ps}$$

$t_{PHL} = ?$ M_1 e M_2 on e $V_i = 2.5V$

$V_o = V_{OH} = 2.5V$

$$M_1 \text{ sat: } I_{SD1} = \frac{1}{2} \left(\frac{W}{L} \right)_1 K_p (V_{DD} - V_T)^2 = 960 \mu A$$

M_2 lin: Como $V_{SD} = 0$, $I_{SD2} = 0A$

$V_2 = V_{TH} = 1.4V$

$$M_1 \text{ lin: } I_{SD1} = \frac{1}{2} \left(\frac{W}{L} \right)_1 K_p [2(V_{DD} - V_T)V_{TH} - V_{TH}^2]$$

$$= 873.6 \mu A$$

$$M_2 \text{ lin: } I_{SD2} = 191.4 \mu A$$

Aprim:

$$I_C = \frac{960 + (873.6 - 191.4)}{2} = 821.1 \mu A$$

$$t_{PHL} = C_L \frac{\Delta V}{I_C} = 4.87 \frac{2.5 - 1.4}{821.1} = 6.52 \text{ ps}$$

3.15-a) Calculamos primeiro o
valor de V_{IL} do inversor MPV/m.

Em $V_x = V_{IL}$ temos

M_0 sat. e M_1 lin

$$I_{DS(sat)} = I_{SD(lin)}$$

$$\frac{1}{2} \left(\frac{W}{L} \right)_0 K_p' (V_i - V_T)^2 = \frac{1}{2} \left(\frac{W}{L} \right)_1 K_p' [2(2.5 - V_i)(2.5 - V_o) - (2.5 - V_o)^2]$$

Substituímos valores obtidos

$$6(V_i - 0.5)^2 = 4(2.5 - V_o) - (2.5 - V_o)^2 \quad [1]$$

derivando em ordem a V_i

$$12(V_i - 0.5) = -4 \frac{dV_o}{dV_i} - 2(2.5 - V_o) \left(-\frac{dV_o}{dV_i} \right)$$

$$\text{igualando } \frac{dV_o}{dV_i} = -1$$

$$\text{obtemos } V_o = 6V_i - \frac{5}{2}$$

Substituímos na [1] obtemos:

$$V_i^2 - V_i + 0.155 = 0 \text{ cujas raízes}$$

$$\text{são: } V_{i1} = 0.81V \text{ e } V_{i2} = 0.19V$$

V_{i2} não releva porque $V_{i2} < V_T$.

Para $V_i = V_{i1} = 0.81V$ temos $V_o = 2.36V$

o que confirma M_0 sat. e M_1 lin.

Agora o sub-circuito de entrada tem

de apresentar $V_{OL} < V_{IL} = 0.81V$ para

qualquer configuração das 3 saídas

das A, B e C. O pior caso ocorre

quando a tem apenas uma das

saídas a 1, por exemplo a

saída A:

Para $V_x = V_{OL} < V_{IL} = 0.81V$

temos M_0 lin e M_1 sat

$$I_{SD(lin)} = I_{DS(sat)}$$

$$\frac{1}{2} K_p' \left(\frac{W}{L} \right)_1 [2(2.5 - V_i)(2.5 - V_o) - (2.5 - V_o)^2] = \frac{1}{2} K_p' \left(\frac{W}{L} \right)_0 [2(2.5 - V_i)V_{OL} - V_{OL}^2]$$

Substituímos $V_{OL} = 0.81V$ obtemos

$W_A = 0.38 \mu m$ que é um valor

mínimo. Portanto $W_A \geq 0.38 \mu m$

CAPÍTULO 3

3.15-b) Segue a equação 3.46, a potência máxima necessária pelo inversor fornece a potência de saída P_o

$$P_{statp} = \frac{1}{2} K_p \left(\frac{V_o}{V_{DD}} \right) (V_{DD} - V_T)^2 V_{DD}$$

$$\text{Como } K_p = \mu C \frac{E_{ox}}{t_{ox}} \text{, o seu valor}$$

será maximizado para $0.95 t_{ox}$, ou seja devemos considerar $\frac{K_p}{0.95}$

Devemos considerar também 1.05W e 0.95V. Assim

$$P_{statp} = \frac{1}{2} \frac{K_p}{0.95} \frac{1.05W}{0.95V} (V_{DD} - V_T)^2 V_{DD}$$

Substituindo valores obtemos

$$P_{statp} = 174.5 \mu W \quad (+16.2\%)$$

Se não considerarmos as variações de parâmetros teríamos

$$P_{statp} = 150 \mu W$$

3.16-a) $V_M = ?$

Com $V_o = V_i = V_M \Rightarrow M_1$ sat mas em M_2 $V_{DG} = V_{BI} = 0.7V > V_T$

Logo M_2 linear

$$I_{D1} = I_{D2}$$

$$\frac{1}{2} \left(\frac{W}{L} \right)_1 K_p' [2(V_{GS1} - V_{T1})V_{SD1} - V_{SD1}^2] (\beta + 1)$$

$$= \frac{1}{2} \left(\frac{W}{L} \right)_2 K_p' (V_{GS2} - V_T)^2$$

$$\frac{1}{2} \left(\frac{1}{5} \right) \frac{50}{2} [2(3.3 - V_M - 0.5)(3.3 - V_M - 0.7) - (3.3 - V_M - 0.7)^2]$$

$$(3.3 - V_M - 0.7)^2] (3.3 + 1) = \frac{1}{2} \frac{5}{2} 50 (V_M - 0.5)^2$$

o que dá $V_M = 1.89V$

6) Os inversos "seguem" desta inversão

saída: $V_{o1} = 0V$ e $V_{o2} = 3.3 - 0.7 = 2.6V$

Com $V_i = V_{o1} = 0V$ temos M_1 cortado

não havendo potência entregue.

Com $V_i = V_{o2} = 2.6V$ temos M_2 on

do e que $V_{SG2} = 3.3 - 2.6 = 0.7V > V_T$

Com $V_i = V_{o2} = 2.6V$, V_o deve ser

menor ou igual que devemos ter M_1 linear e M_2 saturado.

Partindo desta condição, temos

$$I_{SD} = \frac{1}{2} \left(\frac{W}{L} \right)_2 K_p' (V_{SG2} - V_T)^2$$

$$= \frac{1}{2} \left(\frac{1}{5} \right) \left(\frac{50}{2} \right) (2.6 - 0.5)^2 = 0.8 \mu A$$

$$P_{statp} = (\beta + 1) I_{SD} V_{DD} = 31 \times 0.8 \times 3.3$$

$$= 82 \mu W$$

Finalmente, para ter M_2 sat com

$V_i = 2.6V$ e pouco que $V_o < 2.6 + 0.5 - 0.7$

ou seja, $V_o < 2.4V$.

Ora se com $V_i = V_M = 1.89V$ temos

$V_o = V_M = 1.89V$ para $V_i = 2.6V$ temos

$V_o < 1.89V$ ou seja temos de fato

$V_o < 2.4V$ o que confirma o estado

saturado de M_2 .

$$3.13-a) K_N = \frac{1}{2} K_N' \frac{W}{L} = \frac{1}{2} 120 \left(\frac{8}{0.75} \right) = 128 \mu A/V^2$$

Usando a equação 3.19

$$t_{PHL} = \frac{3 \times 10^{-15}}{120 [(3 - 0.7)^2 + 3(3 \times \frac{1}{4} - 0.7)]} = 2.52 ns$$

$$\text{Como } K_p = \frac{1}{2} \left(\frac{120}{5} \right) \left(\frac{1}{0.75} \right) = \frac{8}{3} K_N$$

$$\text{então } t_{PLH} = \frac{3}{2} t_{PHL} = 3.78 ns$$

$$6) P_{dyn} = C_L V_{DD}^2 f = 10^{-12} \times 3 \times 10^8 = 0.3 mW$$

Para calcular P_{dt} usaremos

a equação 3.32 que só é válida para

inversores simétricos com $V_{M1} = V_{o2}/2$.

Vamos usar a equação 3.29:

$$P_{dt} = (V_{DD} \cdot I_{max} \cdot t_{sc}) / T$$

Usando a equação 3.30

$$t_{sc} = (V_{DD} - 2V_T) t_r / 0.8 V_{DD} = (3.3 - 1) / 0.8 \times 3.3$$

Da equação 3.5 e $K_A = 2.9$ temos

$$V_M = [V_T + \sqrt{K_A (V_{DD} - V_T)}] / (1 + \sqrt{K_A}) = 1.42V$$

e da equação 3.31

$$I_{max} = K_N (V_M - V_T)^2 = 62.2 \mu A$$

Substituindo tudo na equação 3.29

obtemos:

$$P_{dt} = (3 \times 62.21 \times (3.3)) / 10^8 = 12.4 \mu W$$

Questões de Revisão e Exercícios

Questões de revisão

Para cada uma das questões seguintes são propostas quatro respostas distintas, sendo que apenas uma está correta. Determine qual.

- 4.1 Os circuitos integrados CMOS são fabricados segundo um processo que envolve uma sequência ordenada de fases. No processo autoalinhado, a sequência correta das fases que é aplicada ao silício é:
- a) Criação de fossos de isolamento, criação de poços, implantação de drenos e fontes, deposição do polissilício das portas.
 - b) Criação de poços, implantação de drenos e fontes, deposição do polissilício das portas, criação de fossos de isolamento.
 - c) Criação de fossos de isolamento, criação de poços, deposição do polissilício das portas, implantação de drenos e fontes.
 - d) Criação de poços, deposição do polissilício das portas, implantação de drenos e fontes, criação de fossos de isolamento.
- 4.2 As regras de desenho (*design rules*) associadas a um dado processo de fabrico de circuitos integrados referem-se:
- a) À dimensão mínima que é possível transferir fielmente para qualquer uma das camadas do circuito integrado.
 - b) Ao conjunto de dimensões mínimas que o *layout* do circuito integrado deve respeitar.
 - c) Ao conjunto de dimensões que garantem o melhor desempenho do circuito.
 - d) À sequência ordenada de passos ou fases que constituem esse processo de fabrico.
- 4.3 Na produção em série de uma função combinatória realizada em CMOS estático, descobriu-se um lote em que o t_{ox} dos transístores saiu 10% maior do que o valor nominal. Consequentemente, os circuitos deste lote deverão caracterizar-se por:
- a) Maior capacidade de entrada, mais rápidos.
 - b) Menor capacidade de entrada, mais lentos.
 - c) Maior capacidade de entrada, mais lentos.
 - d) Menor capacidade de entrada, mais rápidos.
- 4.4 A temperaturas elevadas, os circuitos CMOS são:
- a) Mais rápidos e também consomem menos potência.
 - b) Mais lentos, mas também consomem menos potência.

- c) Mais rápidos, mas consomem mais potência.
 - d) Mais lentos e consomem mais potência.
- 4.5 É sabido que com o passar do tempo os transístores MOS tendem a ficar mais lentos. Isto deve-se a um fenómeno de envelhecimento causado:
- a) Pelo aumento gradual da espessura dos dieléctricos.
 - b) Pela eletromigração.
 - c) Por um vírus electrónico, deliberadamente implantado para limitar o tempo de vida dos circuitos.
 - d) Pelo acumular gradual de carga nos dieléctricos das portas.
- 4.6 Os processos CMOS atuais utilizam dieléctricos de porta *high-k*, como o dióxido de háfnio, em lugar do tradicional dióxido de silício. A vantagem destes materiais é que
- a) Diminuir a espessura do dieléctrico e, assim, aumentar a velocidade de comutação dos transístores.
 - b) Aumentar a espessura do dieléctrico, sem prejudicar a velocidade de comutação dos transístores.
 - c) Diminuir a espessura do dieléctrico, tornando os transístores mais resistentes aos fenómenos de envelhecimento.
 - d) Aumentar a espessura do dieléctrico, diminuindo, assim, a capacidade de porta dos transístores.

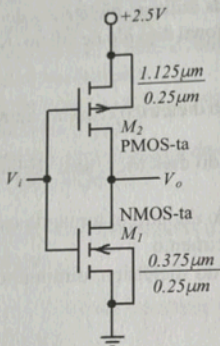
Exercícios

Em todos os problemas seguintes, considere os transístores descritos pelo modelo quadrático.

- 4.7 Explique o significado da afirmação: "No seu conjunto, as regras de desenho representam um compromisso entre a densidade do *layout* e o *yield* do circuito".
- 4.8 Suponha que pretende caracterizar um inversor fabricado num processo para o qual se dispõem de modelos de simulação dos transístores respetivos com os parâmetros típicos (T) e para os extremos de funcionamento S e F . De entre os extremos de funcionamento $TTTT$, $SFTT$, $FSTT$, $SSFF$ e $SSSS$, diga, justificando, qual ou quais escolheria para obter:
- a) Os extremos da VTC.
 - b) Os piores tempos de propagação do inversor.
- 4.9 Obtenha no PSpice o histograma da Figura 4.16. Este histograma apresenta a distribuição dos tempos de propagação t_{pHL} do inversor representado na figura seguinte,

obtida com uma análise de Monte Carlo (100 simulações), para uma tolerância de 10% no valor do comprimento de canal, L , e uma tolerância de 8% no valor de V_T . Os transistores são descritos pelos modelos apresentados a seguir:

```
.model PMOS-ta PMOS (Level=1 VTO=-0.5 GAMMA=0.4 PHI=0.8
+ KP=30E-6 LAMBDA=0.1 TOX=5.83E-9 PB=0.9 CJ=1.9E-3
+ CJSW=220E-12 MJ=0.48 MJSW=0.32)
*$
.model NMOS-ta NMOS (Level=1 VTO=0.5 GAMMA=0.4 PHI=0.8
+ KP=115E-6 LAMBDA=0.06 TOX=5.83E-9 PB=0.9 CJ=2E-3
+ CJSW=280E-12 MJ=0.5 MJSW=0.44)
*$
```



Determine a percentagem de inversores cujos valores de t_{pHL} e t_{pLH} ultrapassam mais de 10% os respetivos valores médios se a tolerância no valor de V_T subir para 15%. Mantenha a mesma tolerância em L (10%).

- 4.10 Enuncie duas das medidas adoptadas na construção de circuitos integrados para prevenir a ocorrência de *latch-up*.
- 4.11 Determine o valor da espessura que um dielétrico de porta em dióxido de háfnio ($\epsilon_r = 20$) deve ter para conferir ao respetivo transistor o mesmo ganho de um transistor em que o dielétrico de dióxido de silício tem a espessura de $2nm$.
- 4.12 Explique cinco vantagens da tecnologia SOI. Conhece alguma desvantagem?

CAPÍTULO 4

4.1 - Resposta ③

Ver diagrama fig 4.4

4.2 - Resposta ⑥

Ver seção 4.3.1

4.3 - Resposta ⑥

Num circuito estativo CMOS

$$C_{in} = (E_{ox}/t_{ox}) WL$$

$K' = \mu (E_{ox}/t_{ox})$, portanto se t_{ox} for maior do que o valor nominal C_{in} que é menor e o ganho dos Transistores, proporcional a K' , será também menor, o que tornará os Transistores mais lentos.

4.4 - Resposta ④

Ver seção 2.5.7

4.5 - Resposta ④

Ver seção 4.5.1

4.6 - Resposta ⑥

A utilização de dielétricos high- k permite montar a razão E_{ox}/t_{ox} elevada (mantendo assim um ganho elevado) sem a necessidade de reduzir muito o valor de t_{ox}

Ver seção 4.6.2.1.

4.11 - A transcondutância é

proporcional à razão E_{ox}/t_{ox} , sendo $E_{ox} = E_r \cdot E_o$ com o

$$E_r(SiO_2) = 3.9 \text{ e } E_r(HfO_2) = 20.$$

Como a permissividade do HfO_2 é 20/3.9 vezes maior que a do

SiO_2 , então a espessura do dielétrico, t_{ox} , poderá ser também maior na mesma proporção para o mesmo valor de ganho. Assim:

$$t_{ox}(HfO_2) = 2nm (20/3.9) = 10.3nm$$